

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-226278

(43)Date of publication of application : 03.09.1993

(51)Int.Cl.

H01L 21/28
H01L 21/302

(21)Application number : 04-013558

(71)Applicant : NEC CORP

(22)Date of filing : 29.01.1992

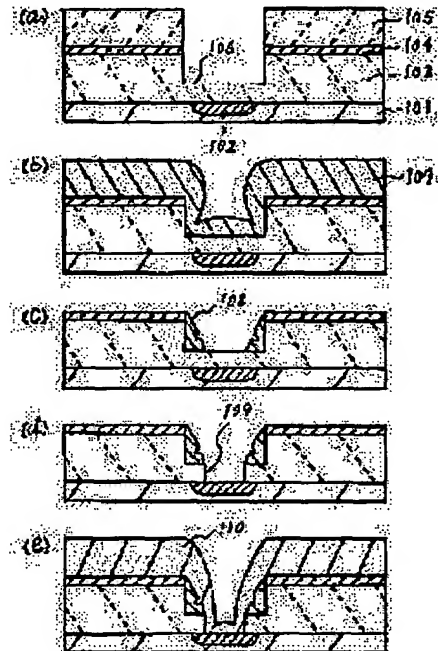
(72)Inventor : MASUMORI KATSUHIRO

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To provide a contact hole formation method which is capable of reducing a design margin for the contact hole of a semiconductor device.

CONSTITUTION: First aluminum 104 is clad on a silicon oxide film 103. There is formed an opening 106 which is not thick enough to reach a semiconductor substrate 101. An aluminum side wall 108 is formed on the sides of the first opening 106. A second opening 109, which reaches a diffusion layer 102, is formed by anisotropic etching.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-226278

(43)公開日 平成5年(1993)9月3日

(51)Int.Cl.³

H01L 21/28
21/302

識別記号

庁内整理番号

V 7738-4M

J 7353-4M

F I

技術表示箇所

審査請求 未請求 請求項の数1(全 4 頁)

(21)出願番号 特願平4-13558

(22)出願日 平成4年(1992)1月29日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 益森 勝博

東京都港区芝五丁目7番1号日本電気株式
会社内

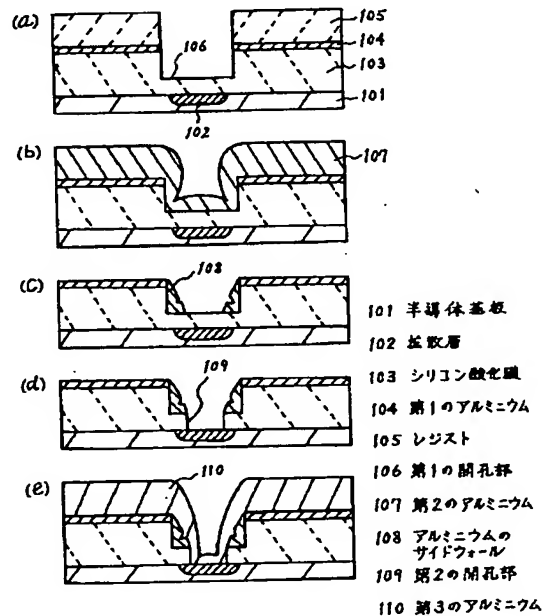
(74)代理人 弁理士 京本 直樹 (外2名)

(54)【発明の名称】 半導体装置の製造方法

(57)【要約】

【目的】半導体装置のコンタクト孔の設計マージンを縮小できるコンタクト孔の形成方法を提供する。

【構成】シリコン酸化膜103上に第1のアルミニウム104を被着し、半導体基板101に達しない深さの第1の開孔部106を形成し、第1の開孔部106の側面にアルミニウムのサイドウォール108を形成し、異方性エッチングにより拡散層102に達する第2の開孔部109を形成する。



【特許請求の範囲】

【請求項1】 シリコン基板上に形成された層間絶縁膜上に、前記層間絶縁膜と性質の異なる第1の膜を形成する工程と、

前記層間絶縁膜及び前記第1の膜で構成される積層膜の一部を前記シリコン基板に到達しない深さで異方性エッチングし、第1の開孔部を形成する工程と、

全面に第2の膜を形成し、異方性エッチングを行い、前記第1の開孔部の内部に前記第2の膜から成るサイドウォールを形成する工程と、

前記第1の膜及び前記サイドウォールとをマスクとして、前記層間絶縁膜を前記シリコン基板までエッチング除去し、前記第1の開孔部の底部に第2の開孔部を形成する工程と、

導電膜を形成し、前記シリコン基板と導通をとる工程と、を含むことを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は半導体装置に関し、特に半導体の拡散層と配線とのコンタクト孔の形成方法に関する。

【0002】

【従来の技術】従来のアルミニウムと拡散層とのコンタクト孔の形成方法を、図3を用いて説明する。

【0003】まず、半導体基板301の表面に拡散層302を形成し、全面にシリコン酸化膜303を形成する。次に、レジスト305を形成する。レジスト305は拡散層302の直上の部分の一部が無いパターンとなっている。このレジスト305をマスクにして、シリコン酸化膜303の等方性エッチングを行なう。このエッチングは、半導体基板301の表面が露出する前に停止し、第1の開孔部306を形成する〔図3(a)〕。続いて、拡散層302に達するまでシリコン酸化膜303の異方性エッチングを行ない、第2の開孔部309を形成する〔図3(b)〕。次に、レジスト305を除去し、アルミニウムのスパッタリング、エッチングを行ない、開孔部306および開孔部309からなるコンタクト孔を介して拡散層302に接続される配線となるアルミニウム330を形成する〔図3(c)〕。

【0004】

【発明が解決しようとする課題】従来のアルミニウムと拡散層との上述の形状を有するコンタクト孔において、十分な厚さのアルミニウムをスパッタ法によりコンタクト孔内に被着せしめるためには、第2の開孔部309の深さを浅くする必要がある。そのため、第1の開孔部306を等方性エッチングによって深く形成すると、第1の開孔部306の径が大きくなる。

【0005】このため、コンタクト孔とコンタクト孔との間の間隔を十分大きくとることが必要となる。また、コンタクト孔の近傍において、このコンタクト孔に接続

する配線とこの配線に隣接する配線との間隔を十分大きくとることが必要となる。その結果、従来の方法によりコンタクト孔を形成すると、高集積化に対して大きな制約となる。

【0006】

【課題を解決するための手段】本発明の半導体装置の製造方法は、シリコン基板上に形成された層間絶縁膜上に、層間絶縁膜と性質の異なる第1の膜を形成する工程と、層間絶縁膜及び第1の膜で構成される積層膜の一部を基板に到達しないでエッチングし、第1の開孔部を形成する工程と、全面に第2の膜を形成し、異方性エッチングを行い、第1の開孔部の内部に第2の膜から成るサイドウォールを形成する工程と、第1の膜及びサイドウォールをマスクとして、層間絶縁膜をシリコン基板までエッチング除去し、第1の開孔部の底部に第2の開孔部を形成する工程と、導電膜を形成し、シリコン基板と導通をとる工程と、を含んでいる。

【0007】

【実施例】次に本発明について図面を参照して説明する。

【0008】図1は本発明の第1の実施例の半導体装置の製造方法を説明するための工程順の断面図である。まず、図1(a)に示すように、表面に拡散層102が形成された半導体基板101上に、シリコン酸化膜103を形成する。次にシリコン酸化膜103上に第1のアルミニウム104を被着せしめ、フォトリソグラフィ法により、拡散層102直上領域の所定部分における第1のアルミニウム104、シリコン酸化膜103をエッチングし、適当な深さの第1の開孔部106を形成する。

【0009】次に、図1(b)に示すように、レジスト105を除去した後、全面に第2のアルミニウム107を被着せしめる。

【0010】次に、図1(c)に示すように、エッチバックによって開孔部106の側面に第2のアルミニウム107からなるサイドウォール108を形成する。

【0011】次に、図1(d)に示すように、第1のアルミニウム104とサイドウォール108とをマスクとしてシリコン酸化膜103のエッチングを行ない、第2の開孔部109を開孔し、拡散層102を露出させる。

【0012】次に第3のアルミニウム110を被着せしめ、図1(e)に示すように、拡散層102と第3のアルミニウム110とを導通せしめる。

【0013】シリコン酸化膜103の厚さが0.55 μ m、第1のアルミニウム104の厚さが0.1 μ mのとき、第1の開孔部の径を1.0 μ m、深さを0.4 μ mとしてスパッタによって第2のアルミニウム107の厚さを1.5 μ mにしておくと、そのサイドウォール108は厚さが0.2 μ mになる。開孔部の径と深さとの比が5:2のとき、スパッタによるアルミニウムは、開孔部内での厚さが平坦部の15%となる。以上から、第2

の開孔部109の径は0.6 μ m、深さは0.25 μ mとなり、スパッタによる第3のアルミニウムは開孔部内での厚さが平坦部の15%になる。このようにして、シリコン酸化膜厚が0.55 μ mのときアルミニウムの厚さを平坦部の15%にするためには、第1の開孔部の最大径が1.0 μ mでよい。

【0014】一方、従来のように第1の開孔部をウェットエッチングにより形成する場合には、その最大径を1.2 μ mにしなければならないので、LSIの設計マージンの面から、本実施例の方が有利である。

【0015】次に、本発明の第2の実施例について図2を用いて説明する。

【0016】まず、図2(a)に示すように、拡散層202を有した半導体基板201の表面に、シリコン酸化膜203を形成する。次にシリコン酸化膜203上に第1の多結晶シリコン膜214を被着せしめ、フォトリソグラフィ法により適当な深さの第1の開孔部206を形成する。

【0017】次に、図2(b)に示すように、レジスト205を除去した後、第2の多結晶シリコン膜217を被着せしめる。次に、図2(c)に示すように、多結晶シリコン膜のエッチバックにより、開孔部206の側面に第2の多結晶シリコン膜217のサイドウォール218を形成する。

【0018】次に、図2(d)に示すように、第1の多結晶シリコン膜214と多結晶シリコン膜のサイドウォール218とをマスクとするエッチングで第2の開孔部209を開孔し、拡散層202を露出させる。次に、タングステンシリサイド220を被着せしめ、図2(e)に示すように、拡散層202とタングステンシリサイド220とを導通せしめる。

【0019】シリコン酸化膜203の厚さが0.7 μ m、第1の多結晶シリコン膜214の厚さが0.1 μ mのとき、第1の開孔部206の径を1.0 μ mとし多結晶シリコン膜のサイドウォール218の厚さを0.2 μ mとすると、第2の開孔部の径を0.6 μ mにすることができる。第1の開孔部206の深さを0.55 μ mにすることができ、第2の開孔部の深さが0.25 μ mに

なるのでタングステンシリサイドの開孔部での厚さが平坦部の15%になる。

【0020】一方、従来のように第1のコンタクトをウェットエッチングにより形成する場合はその最大径を1.7 μ mにしなければならないのでLSIの設計マージンからして本実施例の方が従来例より有利である。

【0021】

【発明の効果】以上説明したように本発明は、第2の膜の膜厚を変えることで第1の開孔部のサイドウォールの厚さを自由に決めることができる。それに応じてそのサイドウォールをマスクとして第2の開孔部の径を自由に変えられるという効果、逆にいえば一定の第2の開孔部径に対して第1の開孔部径を自由に変えることができるので、コンタクト孔がらみの設計マージンを縮小することが可能となり、高集積化が容易になる。

【図面の簡単な説明】

【図1】本発明の第1の実施例を説明するための工程順の断面図である。

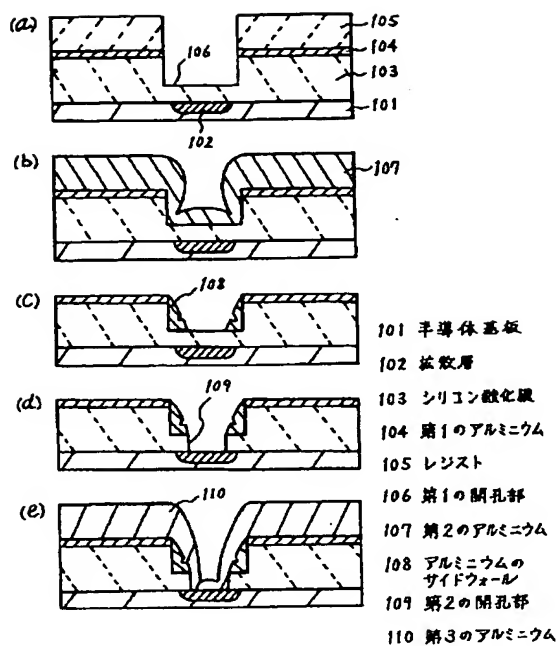
【図2】本発明の第2の実施例を説明するための工程順の断面図である。

【図3】従来の半導体装置の製造方法を説明するための工程順の断面図である。

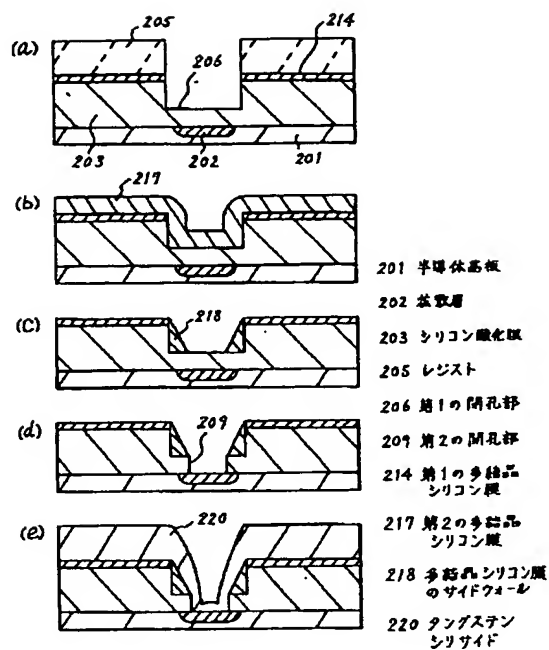
【符号の説明】

101, 201, 301	半導体基板
102, 202, 302	拡散層
103, 203, 303	シリコン酸化膜
104	第1のアルミニウム
105, 205, 305	レジスト
106, 206, 306	第1の開孔部
107	第2のアルミニウム
108	アルミニウムのサイドウォール
109, 209, 309	第2の開孔部
110	第3のアルミニウム
214	第1の多結晶シリコン膜
217	第2の多結晶シリコン膜
218	多結晶シリコン膜のサイドウォール
220	タングステンシリサイド
330	アルミニウム

【図1】



【図2】



【図3】

